

2

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-133661

(43)Date of publication of application : 10.05.2002

(51)Int.Cl.

G11B 7/0045

G11B 20/10

G11B 20/14

(21)Application number : 2000-331356

(71)Applicant : TEAC CORP

(22)Date of filing : 30.10.2000

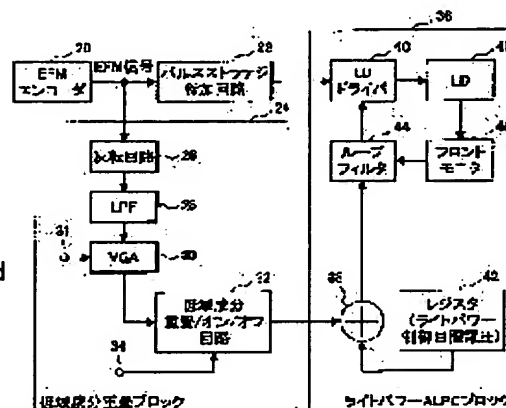
(72)Inventor : KUBO MITSUMASA  
SHIMIZU TOSHIKI

## (54) SIGNAL RECORDING CIRCUIT

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a signal recording circuit that can reduce a reproduction jitter caused by low frequency components included in the modulation signal of DC-free modulation.

**SOLUTION:** The signal recording circuit that records the modulation signal of DC-free modulation on a recording medium is equipped with a low frequency component extraction means 24 that extracts the low frequency components of modulation signal and an amplitude modulation means 36 that amplitude-modulates the said modulation signal in response to the low frequency components extracted by the low frequency component extraction means. When the signal reproduced from the recording medium is binarized in order to record the output signal of the amplitude modulation means 36 on the recording medium, since the above-mentioned amplitude modulation components and the low frequency components included in the reproduced signal cancel each other, the reproduction jitter can be reduced.



BEST AVAILABLE COPY

## LEGAL STATUS

[Date of request for examination]

11.11.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3661587

[Date of registration]

01.04.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-133661

(P2002-133661A)

(43) 公開日 平成14年5月10日 (2002.5.10)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
G 1 1 B 7/0045		G 1 1 B 7/0045	B 5 D 0 4 4
20/10	3 1 1	20/10	3 1 1 5 D 0 9 0
20/14	3 4 1	20/14	3 4 1 A

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願2000-331356 (P2000-331356)

(22) 出願日 平成12年10月30日 (2000.10.30)

(71) 出願人 000003676

ティアック株式会社

東京都武蔵野市中町3丁目7番3号

(72) 発明者 久保 充正

東京都武蔵野市中町3丁目7番3号 ティ  
アック株式会社内

(72) 発明者 清水 俊樹

東京都武蔵野市中町3丁目7番3号 ティ  
アック株式会社内

(74) 代理人 100070150

弁理士 伊東 忠彦

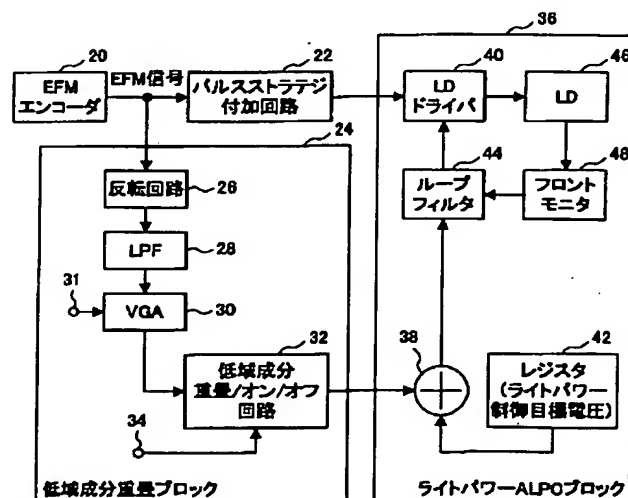
最終頁に続く

## (54) 【発明の名称】 信号記録回路

## (57) 【要約】

【課題】 本発明は、DCフリー変調の変調信号に含まれる低域成分に起因する再生ジッタを低減することができる信号記録回路を提供することを目的とする。

【解決手段】 DCフリー変調の変調信号を記録媒体に記録する信号記録回路において、変調信号の低域成分を抽出する低域成分抽出手段24と、低域成分抽出手段で抽出された低域成分に応じて前記変調信号を振幅変調する振幅変調手段36とを有し、振幅変調手段36の出力する信号を前記記録媒体に記録するため、記録媒体から再生された信号を2値化するとき、上記の振幅変調成分は再生された信号に含まれる低域成分と相殺されるので、再生ジッタを低減することができる。



## 【特許請求の範囲】

【請求項1】 DCフリー変調の変調信号を記録媒体に記録する信号記録回路において、前記変調信号の低域成分を抽出する低域成分抽出手段と、前記低域成分抽出手段で抽出された低域成分に応じて前記変調信号を振幅変調する振幅変調手段とを有し、前記振幅変調手段の出力する信号を前記記録媒体に記録することを特徴とする信号記録回路。

【請求項2】 請求項1記載の信号記録回路において、前記低域成分抽出手段は、前記記録媒体である光ディスクの最適記録パワーに応じたゲインで前記抽出された低域成分を増幅する増幅手段を有することを特徴とする信号記録回路。

【請求項3】 請求項1または2記載の信号記録回路において、前記振幅変調手段は、前記記録媒体である光ディスクに記録を行うレーザパワーを自動制御するレーザパワー制御部の制御目標値に前記低域成分抽出手段で抽出された低域成分を重畳することを特徴とする信号記録回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は信号記録回路に関し、特に、光ディスク等の記録媒体に情報の記録再生を行う装置に用いられ信号を記録する信号記録回路に関する。

## 【0002】

【従来の技術】デジタル信号を記録再生する光ディスクとして例えばCD-R (Compact Disc Recordable) がある。CD-Rに記録されるデジタル信号の変調方式としてEFMが用いられている。EFM (Eight to Fourteen Modulation) は、誤り訂正符号CIRCを含む各シンボル8ビットを14チャンネルビットからなるパターンに変換し、その後、各パターンの間に3チャンネルビットのマージンビットを付加して、パルス幅が3T~11Tの中にあるというEFMルールを満足させ、かつ、信号自体の持つ低域成分を低減させている。このため、EFMはDCフリー変調信号と呼ばれている。なお、基準時間幅Tは標準速度(1倍速)にて周波数4.32MHzの1周期であり、約230nsecである。

【0003】図6は、信号再生回路の一例のブロック図を示す。同図中、端子10には、所定の回転速度で回転駆動されるCD-R等の光ディスクに光ピックアップのレーザダイオードからレーザ光を照射し、その反射光を光ピックアップの光検出器で検出して得られた再生RF信号が入力され、コンパレータ12の非反転入力端子に供給される。コンパレータ12の反転入力端子には低域フィルタ及びアンプ14から閾値V<sub>th1</sub>が供給されており、コンパレータ12は入力RF信号を閾値V<sub>th1</sub>

と比較することにより2値化する。この2値化信号はPLL (Phase Locked Loop) 及びディテクタ16及び低域フィルタ及びアンプ14に供給される。

【0004】低域フィルタ及びアンプ14は2値化信号を積分したのち所定ゲインで増幅することにより閾値V<sub>th1</sub>を生成してコンパレータ12に供給する。コンパレータ12と低域フィルタ及びアンプ14はアシンメトリ補正回路15を構成しており、2値化信号のハイレベル期間とローレベル期間とが総和として等しくなるように閾値V<sub>th1</sub>を決定している。このアシンメトリ補正回路15の応答特性は低域フィルタ及びアンプ14の時間定数とゲイン、及び入力RF信号振幅、及びコンパレータ12の出力電圧を調整して最適化される。

【0005】PLL及びディテクタ16は、PLLで供給される2値化信号に同期したクロックPCLKを生成して端子18より出力すると共に、ディテクタで上記クロックPCLKを基準に定められた検出窓で再生パルスの有無を検出することにより信号REFMを弁別再生し端子19より出力する。

## 【0006】

【発明が解決しようとする課題】EFM信号の各パターンの間に付加されるマージンビットは、パルス幅が3T~11Tの中にあるというEFMルールを満足させ、かつ、DSV (Digital Sum Variation) を計算して低域成分が極力少なくなるように選択されるが、この付加ビットだけでは1フレーム単位でこの低域成分を完全に除去することはできない。

【0007】また、信号再生回路のアシンメトリ補正回路15では、光ディスク表面の傷、汚れ、反射率むらに追従して正確に再生RF信号を2値化するため、応答時間定数をEFM周波数成分と干渉しない程度に充分高く設定している。このため、EFM変調時に完全に除去できなかった低域成分をアシンメトリ補正回路15で除去することができず、コンパレータ12に供給される閾値V<sub>th1</sub>は、EFM変調時の低域成分に反応して変動し、再生ジッタを発生するという問題があった。

【0008】本発明は、上記の点に鑑みなされたもので、DCフリー変調の変調信号に含まれる低域成分に起因する再生ジッタを低減することができる信号記録回路を提供することを目的とする。

## 【0009】

【課題を解決するための手段】請求項1に記載の発明は、DCフリー変調の変調信号を記録媒体に記録する信号記録回路において、前記変調信号の低域成分を抽出する低域成分抽出手段と、前記低域成分抽出手段で抽出された低域成分に応じて前記変調信号を振幅変調する振幅変調手段とを有し、前記振幅変調手段の出力する信号を前記記録媒体に記録するため、記録媒体から再生された信号を2値化するとき、上記の振幅変調成分は再生さ

れた信号に含まれる低域成分と相殺されるので、再生ジッタを低減することができる。

【0010】請求項2に記載の発明は、請求項1記載の信号記録回路において、前記低域成分抽出手段は、前記記録媒体である光ディスクの最適記録パワーに応じたゲインで前記抽出された低域成分を増幅する増幅手段を有するため、記録しようとする光ディスクの最適記録パワーに応じた最適な振幅変調を行うことができ、これにより再生時に振幅変調成分が再生された信号に含まれる低域成分と相殺されるようにすることができる。

【0011】請求項3に記載の発明は、請求項1または2記載の信号記録回路において、前記振幅変調手段は、前記記録媒体である光ディスクに記録を行うレーザパワーを自動制御するレーザパワー制御部の制御目標値に前記低域成分抽出手段で抽出された低域成分を重ねることにより、抽出された低域成分に応じて前記変調信号を振幅変調することができる。

#### 【0012】

【発明の実施の形態】図1は、本発明の信号記録回路の第1実施例のブロック図を示す。同図中、EFMエンコーダ20は、誤り訂正符号CIRC(Cross Interleaved Reed-Solomon Code)を含む記録データの各シンボル8ビットを14チャンネルビットからなるパターンに変換し、その後、各パターンの間に3チャンネルビットのマージンビットを付加して、パルス幅が3T~11Tの中にあるというEFMルールを満足させ、かつ、信号自体の持つ低域成分を低減させるEFM変調を行って、得られたEFM信号をパルスストラテジ付加回路22及び低域成分重畳ブロック24に供給する。

【0013】低域成分重畳ブロック24内の反転回路26は、供給されるEFM信号を反転する。反転されたEFM信号は低域フィルタ(LPF)28に供給され、ここで低域成分を抽出する。なお、低域フィルタ28は記録速度が大なるほど遮断周波数 $f_c$ を高くするよう可変する。上記の低域成分は可変ゲインアンプ(VGA)30に供給される。

【0014】可変ゲインアンプ30は、図示しない記録制御回路から端子31を介して最適記録パワーに対する低域成分重畳ゲインを設定されており、低域フィルタ28で抽出された低域成分を設定された重畳ゲインで増幅してオフセット電圧を得、このオフセット電圧を低域成分重畳オン/オフ回路32に供給する。低域成分重畳オン/オフ回路32は、図示しない記録制御回路から端子34を介して供給される制御信号に応じてオン/オフし、オンした時にのみ可変ゲインアンプ30からのオフセット電圧をライトパワーALPCブロック36の加算回路38に供給する。

【0015】パルスストラテジ付加回路22は、パルスストラテジ(記録パルス幅)の設定を行う。EFM信号

は3T~11Tのパルス幅で記録されるが、記録パルス幅にあった正確なビット形成を行うために、光ディスク毎に最適なストラテジ(記録光パルス幅)を設定する。この情報は、光ディスクに参照値として予め記録されているか、もしくは、本発明の信号記録回路を搭載するドライブ装置のメモリ上のテーブルに記憶されている。パルスストラテジ付加回路22は光ディスクから読み込んだ参照値をEFM信号の各パルスに付加して記録パルス幅を補正しライトパワーALPCブロック36のLDドライバ40に供給する。

【0016】ライトパワーALPC(Automatic Laser Power Control)ブロック36では、レジスタ42にライトパワー制御目標電圧が予め格納されており、加算回路38は上記ライトパワー制御目標電圧に低域成分重畳ブロック24からのオフセット電圧を加算して補正したのちループフィルタ44に供給する。LDドライバ40はループフィルタ44から供給される誤差信号に応じた増幅度で増幅されたLD駆動信号をレーザダイオード(LD)46に供給してレーザダイオード46をパルスストラテジ付加回路22から供給される記録パルス幅を補正されたEFM信号に従って発光駆動する。

【0017】フロントモニタ20はレーザビームの光強度を検出してループフィルタ44に供給する。ループフィルタ44は上記レーザビームの光強度検出信号(電圧)と、加算回路38から供給される補正されたライトパワー制御目標電圧とを比較して、レーザビームの光強度が補正されたライトパワー制御目標電圧と一致させるような誤差信号を生成し、LDドライバ40に供給する。これにより、レーザビームの光強度が補正されたライトパワー制御目標電圧と一致するように制御される。

【0018】図2は、図示しない記録制御回路が実行する補正処理の一実施例のフローチャートを示す。同図中、ステップS10では、端子34から制御信号を供給して低域成分重畳オン/オフ回路32をオフさせる。この状態でOPC(Optimum Power Control)を行う。OPCは、記録時のレーザビームのパワーを最適にするためのもので、例えば光ディスクの中心部のPCA(Power Calibration Area)において、レーザパワーを段階的に15ステップ変化させてテスト信号を記録した後、その部分を再生してRF信号のエンベロープのピーク(P)とボトム(B)の電圧を検出し、 $\beta = (P+B)/(P-B)$ で得た値 $\beta$ が所定値(例えば0.04)に最も近い段階の記録パワーを最適記録パワーとして決定する。

【0019】次に、ステップS20で決定された最適記録パワーに対する低域成分重畳ゲインを計算して可変ゲインアンプ30に設定する。この後、ステップS30でEFMエンコーダ20に記録データを供給して記録を開始すると共に、低域フィルタ28の時定数に相当する時

間だけ遅れて端子34から制御信号を供給して低域成分重畳オン／オフ回路32をオンさせ、可変ゲインアンプ30からのオフセット電圧をライトパワーALPCブロック36の加算回路38に供給する。

【0020】ところで、図3(A)には、低域成分重畳オン／オフ回路32をオフとしたときループフィルタ44に供給されるライトパワー制御目標電圧の波形を示し、図3(B)に、そのときループフィルタ44から出力される誤差信号の波形を示す。

【0021】これに対し、図4(A)には、低域成分重畳オン／オフ回路32をオンとしたときループフィルタ44に供給されるライトパワー制御目標電圧の波形を示し、図4(B)に、そのときループフィルタ44から出力される誤差信号の波形を示す。

【0022】これによって、光ディスクに記録されるEFM信号は、EFM変調時に完全に除去できなかった低域成分で微小に振幅変調される。但し、上記低域成分は逆相である。このため、上記光ディスクから再生された信号を図6に示す信号再生回路で再生する場合、上記の振幅変調成分はコンパレータ12での2値化時に再生RF信号に含まれるEFM変調時の低域成分と相殺される。これによって、コンパレータ12に供給される閾値Vth1は、EFM変調時の低域成分に拘わらず一定レベルとなり、再生ジッタの発生を低減することができる。

【0023】図5は、本発明の信号記録回路の第2実施例のブロック図を示す。同図中、EFMエンコード50は、誤り訂正符号CIRCを含む記録データの各シンボル8ビットを14チャンネルビットからなるパターンに変換し、その後、各パターンの間に3チャンネルビットのマージンビットを付加して、パルス幅が3T～11Tの中にあるというEFMルールを満足させ、かつ、信号自体の持つ低域成分を低減させるEFM変調を行って、得られたEFM信号をパルスストラテジ付加回路52に供給する。また、これと共に、マージンビットを生成する際に例えばパターン毎に計算したDSV(Digital Sum Variation)をパルス幅補正回路54に供給する。

【0024】パルスストラテジ付加回路52は、パルスストラテジ(記録パルス幅)の設定を行う。EFM信号は3T～11Tのパルス幅で記録されるが、記録パルス幅にあった正確なビット形成を行うために、光ディスク毎に最適なストラテジ(記録光パルス幅)を設定する。この情報は、光ディスクに参照値として予め記録されているか、もしくは、本発明の信号記録回路を搭載するドライブ装置のメモリ上のテーブルに記憶されている。パルスストラテジ付加回路52は光ディスクから読み込んだ参照値をEFM信号の各パルスに付加して記録パルス幅を補正してパルス幅補正回路54に供給する。パルス幅補正回路54は供給されるパターン毎のDSV値に

じて、このDSV値が0となるようにEFM信号の各パルスの記録パルス幅を補正し、端子56からライトパワーALPCブロックに供給する。このライトパワーALPCブロックは図1に示すライトパワーALPCブロック36から加算回路38を削除した構成である。

【0025】これによって、光ディスクに記録されるEFM信号は、DSV値(つまり、EFM変調時に完全に除去できなかった低域成分)で微小に振幅変調され、上記光ディスクから再生された信号を図6に示す信号再生回路で再生する場合、上記の振幅変調成分はコンパレータ12での2値化時に再生RF信号に含まれるEFM変調時の低域成分と相殺される。これによって、コンパレータ12に供給される閾値Vth1は、EFM変調時の低域成分に拘わらず一定レベルとなり、再生ジッタの発生を低減することができる。

【0026】なお、低域成分重畳ブロック24が請求項記載の低域成分抽出手段に対応し、ライトパワーALPCブロック36が振幅変調手段に対応し、可変ゲインアンプ30が増幅手段に対応する。

【0027】

【発明の効果】上述の如く、請求項1に記載の発明は、変調信号の低域成分を抽出する低域成分抽出手段と、低域成分抽出手段で抽出された低域成分に応じて前記変調信号を振幅変調する振幅変調手段とを有し、振幅変調手段の出力する信号を前記記録媒体に記録するため、記録媒体から再生された信号を2値化するとき、上記の振幅変調成分は再生された信号に含まれる低域成分と相殺されるので、再生ジッタを低減することができる。

【0028】請求項2に記載の発明では、低域成分抽出手段は、前記記録媒体である光ディスクの最適記録パワーに応じたゲインで前記抽出された低域成分を増幅する増幅手段を有するため、記録しようとする光ディスクの最適記録パワーに応じた最適な振幅変調を行うことができ、これにより再生時に振幅変調成分が再生された信号に含まれる低域成分と相殺されるようにすることができる。

【0029】請求項3に記載の発明では、振幅変調手段は、前記記録媒体である光ディスクに記録を行うレーザパワーを自動制御するレーザパワー制御部の制御目標値に前記低域成分抽出手段で抽出された低域成分を重畳することにより、抽出された低域成分に応じて前記変調信号を振幅変調することができる。

【図面の簡単な説明】

【図1】本発明の信号記録回路の第1実施例のブロック図である。

【図2】記録制御回路が実行する補正処理の一実施例のフローチャートである。

【図3】低域成分重畳オン／オフ回路32をオフとしたときのライトパワー制御目標電圧と誤差信号の波形図である。

【図4】低域成分重畳オン/オフ回路32をオンとしたときのライトパワー制御目標電圧と誤差信号の波形図である。

【図5】本発明の信号記録回路の第2実施例のブロック図である。

【図6】信号再生回路の一例のブロック図である。

【符号の説明】

20, 50 EFMエンコーダ

22, 52 パルスストラテジ付加回路

24 低域成分重畳ブロック

26 反転回路

\* 28 低域フィルタ

30 可変ゲインアンプ (VGA)

32 低域成分重畳オン/オフ回路

36 ライトパワーALPCブロック

38 加算回路

40 LDドライバ

42 レジスタ

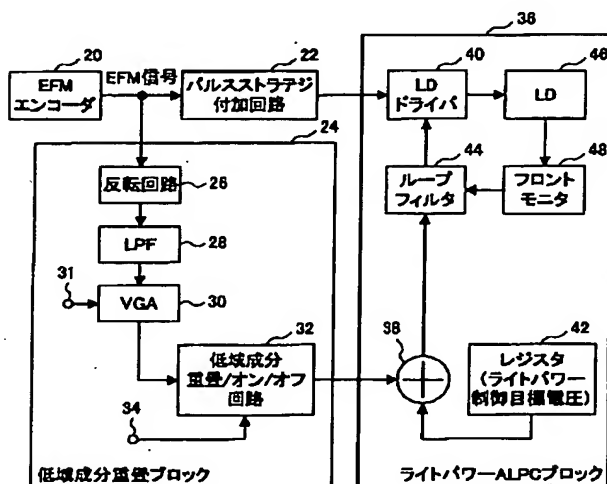
44 ループフィルタ

46 レーザダイオード (LD)

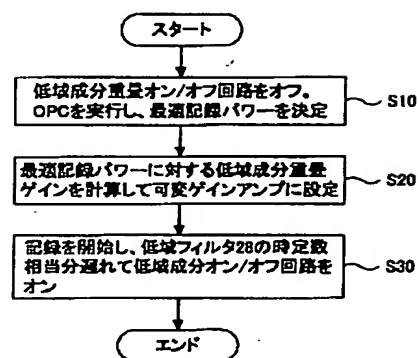
10 48 フロントモニタ

\* 54 パルス幅補正回路

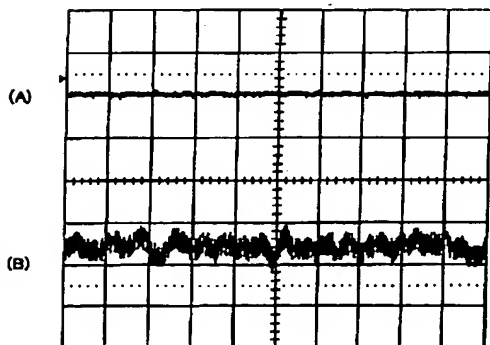
【図1】



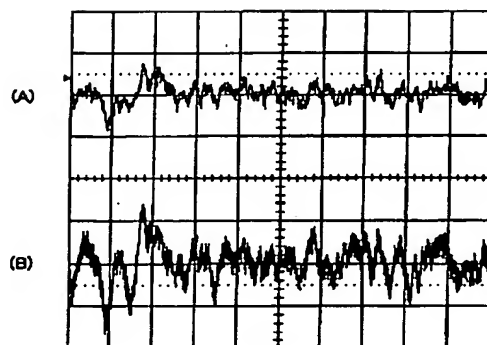
【図2】



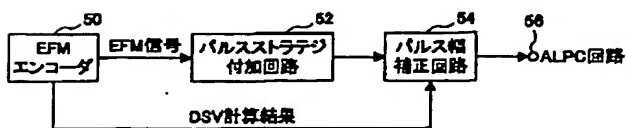
【図3】



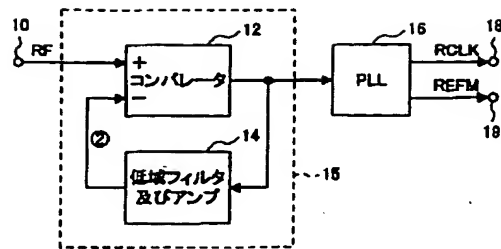
【図4】



【図5】



【図6】



フロントページの続き

Fターム(参考) 5D044 BC06 CC04 FG11 GK11 GL01  
GL20 GL21 JJ01  
5D090 AA01 BB04 CC01 DD03 DD05  
EE11 EE13 KK03